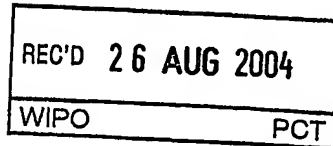


08. 7. 2004

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2 0 0 3 年 7 月 1 0 日

出 願 番 号
Application Number: 特 願 2 0 0 3 - 2 7 2 8 5 1
[ST. 10/C]: [J P 2 0 0 3 - 2 7 2 8 5 1]

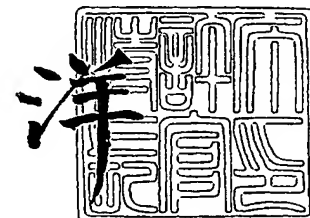
出 願 人
Applicant(s): 松下電器産業株式会社

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2 0 0 4 年 8 月 1 2 日

特許庁長官
Commissioner,
Japan Patent Office

小 川



【書類名】 特許願
【整理番号】 2036450050
【提出日】 平成15年 7月10日
【あて先】 特許庁長官殿
【国際特許分類】 H01L 51/20
【発明者】
 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内
 【氏名】 七井 識成
【発明者】
 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内
 【氏名】 山本 伸一
【発明者】
 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内
 【氏名】 河北 哲郎
【特許出願人】
 【識別番号】 000005821
 【氏名又は名称】 松下電器産業株式会社
【代理人】
 【識別番号】 100097445
 【弁理士】
 【氏名又は名称】 岩橋 文雄
【選任した代理人】
 【識別番号】 100103355
 【弁理士】
 【氏名又は名称】 坂口 智康
【選任した代理人】
 【識別番号】 100109667
 【弁理士】
 【氏名又は名称】 内藤 浩樹
【手数料の表示】
 【予納台帳番号】 011305
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 9809938

【書類名】 特許請求の範囲**【請求項 1】**

ゲート電極と、有機半導体層と、前記ゲート電極に対して位置合わせされて前記有機半導体層と接触するソースとドレインの電極と、基板と、を含む有機半導体薄膜トランジスタであって、前記有機半導体層の結晶相が、主として前記有機半導体層の材料のバルクでの安定な単結晶相と同じ結晶相からなるように構成した有機半導体薄膜トランジスタ。

【請求項 2】

前記有機半導体層の前記結晶相は、X線回折における主方位の強度比が、全体の強度比の90%以上100%以下からなる結晶相であることを特徴とする請求項1記載の有機半導体薄膜トランジスタ。

【請求項 3】

前記有機半導体層の前記結晶相は、250℃以下で一番安定に存在する結晶相であることを特徴とする請求項1から2のいずれかに記載の有機半導体薄膜トランジスタ。

【請求項 4】

前記有機半導体層の前記材料が、アセン系、フタロシアニン系、チオフェン系から選ばれる少なくともひとつの材料を含むことを特徴とする請求項1から3のいずれかに記載の有機半導体薄膜トランジスタ。

【請求項 5】

前記有機半導体層のアセン系の前記材料が、ペンタセンであることを特徴とする請求項4に記載の有機半導体薄膜トランジスタ。

【請求項 6】

前記有機半導体層のフタロシアニン系の前記材料が、銅フタロシアニンであることを特徴とする請求項4に記載の有機半導体薄膜トランジスタ。

【請求項 7】

前記有機半導体層は、その形成時に、約40℃乃至150℃の基板温度範囲で、被着形成処理することを特徴とする請求項1から6のいずれかに記載の有機半導体薄膜トランジスタ。

【請求項 8】

前記有機半導体層は、被着した後、徐冷して形成処理し、前記有機半導体層の結晶相を安定化することを特徴とする請求項1から7のいずれかに記載の有機半導体薄膜トランジスタ。

【請求項 9】

前記有機半導体層は、前記有機半導体層の蒸着形成後、約50℃乃至150℃の基板温度範囲で熱アニールして、前記有機半導体層の結晶相を安定化することを特徴とする請求項1から8のいずれかに記載の有機半導体薄膜トランジスタ。

【請求項 10】

前記有機半導体層の上に設けた前記電極は、室温付近で被着形成することを特徴とする請求項1から9のいずれかに記載の有機半導体薄膜トランジスタ。

【請求項 11】

前記基板は、プラスチック板又はフィルムの少なくともいずれかであるように構成した請求項1から10のいずれかに記載の有機半導体薄膜トランジスタ。

【請求項 12】

請求項1から11のいずれかに記載の有機半導体薄膜トランジスタを、画素のスイッチング素子として複数個配置し設けるように構成したアクティブマトリクス型のディスプレイ。

【請求項 13】

請求項1から11のいずれかに記載の有機半導体薄膜トランジスタを、IC部と無線通信用のアンテナ部を有する無線周波数ICタグの、前記IC部に設けるように構成した無線周波数ICタグ。

【書類名】明細書

【発明の名称】有機半導体薄膜トランジスタ

【技術分野】

【0001】

本発明は、薄膜トランジスタ (TFT) に関して、特に、安定で信頼性の高い有機半導体層を使用した有機TFTに関する。

【背景技術】

【0002】

現在、フラットパネルディスプレイ分野で使用されている薄膜電界効果トランジスタあるいは薄膜トランジスタ (TFT) は、一方の面に分離したソース電極とドレイン電極を、他方の面にチャネルに対して中央の位置に占めるゲート電極によってチャネルが定義される半導体層を伴って構成されている。通常、TFTデバイスの構造は、基板上の層を精密に制御加工構成する薄膜制御プロセスにより作製される。これらのTFTには、優れた電気特性や高い安定信頼性が求められる。実用化されているTFTデバイスは、アモルファスシリコンや低温ポリシリコンを半導体とし、酸化シリコンや窒化シリコンをゲート絶縁膜として使用する。アモルファスシリコンや低温ポリシリコンのデバイスをベースにしたアクティブマトリクス型液晶ディスプレイ (AMLCD) を作製する数々の材料においては、温度が350℃を超える処理方式のため、他の場合では有用な多くの基板物質が使用できなくなる。

【0003】

フラットパネルディスプレイの技術発展の中、透明な基板の軽量化、機械的柔軟性、耐衝撃性あるいは省資源に対する要求も出てきていて、なおかつシートライクな、あるいはペーパーライクなディスプレイの実現が要求されている。しかし、これらに有用なAMLCD用のプラスチック基板や樹脂フィルムは、150℃乃至200℃を超える温度での製造工程では取り扱いに注意が必要であり、容易に取り扱うことができない。

【0004】

近年、上記アモルファスシリコンや低温ポリシリコンなどの半導体に代わって、半導体の性質を示す有機材料ベースからなる有機半導体を利用する有機TFTも研究されている。有機材料を用いることで、シリコンを用いたプロセスで必要とされる高コストの設備を準備することなく、これらのデバイスを製造することが可能となる。また、機械的フレキシビリティが向上し、何よりも、室温かそれに近い温度でのプロセスでデバイスを作製することが可能となり、高温には耐えられないが、しなやかなプラスチック板や樹脂などのフィルムを利用したシートライクな、あるいはペーパーライクなディスプレイに適する基板を使用できる。

【0005】

さらに、透明プラスチック基板上に作製できるように温度を室温に近くしたプロセスで、無機混合酸化物のゲート絶縁体を有し、動作電圧が低く移動度の高い有機半導体であるペンタセンを使用した有機半導体薄膜トランジスタ (以下、有機TFTと呼ぶ) の作製が報告されている (例えば、特許文献1及び非特許文献1参照)。デバイス構造に無機混合酸化物のゲート絶縁体と接触するペンタセンからなる有機半導体層を使用し、ほぼ室温範囲で可能な手法を用いた工程により、TFTデバイスに使用できる物質とプロセスの幅を広げるものである。

【0006】

非特許文献1によれば、ゲート酸化物として比較的高い誘電率 ϵ を有する金属酸化物薄膜であるバリウムジルコネートチタネート (BZT) 膜を形成した透明なポリカーボネートプラスチック基板を用い、基板温度を室温 (27℃) や室温に近い温度 (55℃) で、上記BZT膜上に有機半導体のペンタセンを蒸着して半導体膜を形成し、有機TFTを作製している。この時、ソース、ドレイン、ゲートの各電極は金 (Au) で形成されている。

【0007】

図4は、従来例である有機TFTの構成を示す概念図である。有機TFTは、絶縁基板1により支持され、有機半導体層2の電界効果チャネル3により、有機半導体層2の一方の面にソース電極4とドレーン電極5が形成配置され、有機半導体層2の他方の面には無機酸化物などのゲート絶縁層7によってゲート電極6が電界効果チャネル3から分離形成され、電界効果チャネル3に対して中央に位置付けられるように構成される。ゲート絶縁層7は、ゲート電極6の表面に被着されるバリウムジルコネートチタネート(BZT)などの無機酸化物層である。ゲート絶縁層7上に、基板温度が室温(27℃)で蒸着レート0.1nm/s、あるいは室温に近い温度(55℃)で0.025nm/sという従来の方法で有機半導体材料のペンタセンが被着され、TFTデバイスの有機半導体層2とした。ソース電極4およびドレーン電極5を、ゲート電極6上の中央に電界効果チャネル3が位置するように、ゲート電極6の位置に合わせて、室温に近い温度の低温被着プロセスにより有機半導体層2の露出面に被着し、有機TFTが構成される。この従来の方法で形成されたTFTデバイスでは、電界効果チャネルのキャリア移動度が、約0.6cm²/Vs、あるいは1×10⁻⁶cm²/Vsという性能を示した。

【0008】

非特許文献1によれば、基板温度が室温(27℃)で0.1nm/sの蒸着レートとして蒸着したペンタセン有機半導体は、良好な配向の単一相を出現させて高キャリア移動度となり、さらに基板温度が55℃で0.025nm/sの蒸着レートとして蒸着したペンタセン有機半導体は、2つの異なる結晶相を有する混晶を提示し、チャネルのキャリア移動度は低い値を示す。上記室温(27℃)で形成されたペンタセン膜の結晶相は、X線回折によれば、ペンタセン材料の単結晶で見られる構造とは異なり、別の結晶相であるとしている。また、55℃で形成されたペンタセン膜は、薄膜相と単結晶相とが共存した混合物となるとしていて、その結果として生じる多くの粒界のために、チャネルのキャリア移動度が低いと推定している。

【0009】

しかし、上記従来の技術により形成された有機TFTでは、初期に得られたチャネルの移動度が、使用/保存時間と共に次第に低下していき、長期保存/使用での電気伝導率低下(ON特性劣化)が激しく、初期の特性を維持できないことが判った。室温あるいは室温に近い温度で基板上に蒸着して得た高配向の薄膜相からなるペンタセン有機半導体膜で構成した有機TFTを作製しても、初期の高キャリア移動度で高い特性から、経時的にチャネルのキャリア移動度や特性が低下していくため、従来の有機TFTでは信頼性において不安定であり、技術的にも実用的に困難であるという問題が判明した。非特許文献1では、上記の信頼性課題の観点について何も開示していない。

【0010】

また、特許文献1は、上記非特許文献1での知見を同じくする有機TFTの製造方法およびその製造方法で得られるトランジスタに関するものである。特許文献1でのTFTは、初期特性は優れているが、非特許文献1と同様に信頼性課題の観点については述べられていない。

【0011】

このように、近年では透明なプラスチック基板などが耐えられる温度プロセスで形成した有機半導体層を有する、信頼性において安定な特性を持つ有機TFTの実現と、これを使用したペーパライクディスプレイなどが望まれている。

【特許文献1】特願2000-064964号公報

【非特許文献1】C. D. Dimitrakopoulos、他1名、“Organic thinfilm transistors: A review of recent advances”、IBM J. RES. & DEV.、VOL. 45、NO. 1、JAN 2001、p19、Fig. 7

【発明の開示】

【発明が解決しようとする課題】

【0012】

上述の非特許文献1は、室温に保持した基板上に蒸着レート0.1nm/sで蒸着して得たペンタセン有機半導体膜を使い、有機TFETを構成しているものである。また、特許文献1は、25℃から150℃の範囲の基板温度で有機TFETを製造するものである。これらのプロセスにより作製された有機TFETにおいて、有機半導体層は、単結晶相とは異なる配向の薄膜相、あるいは薄膜相と他の結晶相との混晶を形成している。しかし、本発明の発明者は、この上記プロセスで形成された有機TFET特性において、長期保存/使用での電気伝導率特性である有機TFETのON特性、特にチャネルのキャリア移動度が大きく低下し、経時的に劣化することを見出した。さらに、その特性経時変化の原因として、上記従来の方法で形成された有機半導体の結晶性が時間的に変化するとともに、その有機TFETの特性が低下することを見出した。このように、従来の技術における有機TFETは、実用的に困難であるという大きな問題がある。

【0013】

本発明は、このような問題に鑑みなされたもので、透明なプラスチック基板などが耐えられる温度プロセスで、かつ有機半導体層の結晶相が安定な相のため、経時的に変化が少ない有機半導体層を有し、長期保存/使用での電気伝導率低下（ON特性劣化）が少ない、信頼性において安定な有機半導体薄膜トランジスタ（有機TFET）を提供することを目的とする。

【課題を解決するための手段】

【0014】

本発明は、前記課題を解決するために、以下の手段を採用した。

【0015】

すなわち、本発明の有機半導体薄膜トランジスタ（有機TFET）は、ゲート電極と、有機半導体層と、前記ゲート電極に対して位置合わせされて前記有機半導体層と接触するソースとドレインの電極と、基板と、を含む有機TFETであって、有機半導体層の結晶相が、主として有機半導体の材料のバルクでの安定な単結晶相と同じ結晶相からなるように構成するものである。本発明での有機半導体の材料のバルクでの安定な単結晶相とは、材料を昇華、徐冷析出させて得られるバルクの結晶で大半を占める相などを指す。この場合、析出したバルクでの結晶は、析出温度から昇華温度にいたるまでの間では、異なる相に変化しないものでなければならない。

【0016】

また、本発明の有機TFETにおける有機半導体層の結晶相が、有機半導体の材料のバルクでの安定な単結晶相と主として同じ結晶相からなることにより、その状態が安定な相となるため、周囲温度やガスなどの耐保存/耐環境性が向上し、従って、この有機半導体層を形成した有機TFETのチャネルのキャリア移動度や電気伝導率の経時的な低下が少ない、特性が安定した信頼性において安定な、長期使用に耐える有機TFETとすることができる。

【0017】

また、具体的には、本発明における有機半導体層の結晶相は、X線回折における主方位の強度比が、全体の強度比の90%以上100%以下であることを特徴とするものである。これにより、有機半導体層の結晶相は、材料のバルクでの単結晶相により近い状態の安定な結晶相となり、信頼性において安定な有機TFETとすることができる。

【0018】

また、本発明における有機半導体層の結晶相は、250℃以下で一番安定に存在する結晶相であることを特徴とするものである。これにより、耐熱温度が200～230℃の基板を使用したプロセスでも、有機半導体層が安定に存在する結晶相であるので、本発明の有機TFETにおいては、環境温度の変化に対してもさらに安定性を増した信頼性の高い有機TFETとすることができる。

【0019】

また、本発明における有機半導体層の材料が、アセン系、フクロシアニン系、チオフェン系から選ばれる少なくともひとつの材料を含むことを特徴とするものである。さらに具

体的には、本発明における有機半導体層のアセン系の材料が、ペンタセンであることが好ましい。フタロシアニン系の材料には、無金属のもの他に金属錯体のものがあり、電気特性と保存安定性の観点から中心金属を選択するのが可能である。また、中心金属は、銅、鉄、ニッケル、コバルト、亜鉛などのほかに、チタニル、バナジルなどの金属複合体も選択できる。チオフェン系材料は、オリゴチオフェンやポリチオフェンが利用できる。また、結晶性や保存性の観点から、側鎖や末端にアルキル基やその他の官能基を導入できる。さらに、他モノマーとの共重合体も使用できる。具体的には、ポリ（フルオレン-*c o*-ビチオフェン）やポリ（3-アルキルチオフェン）、ポリ（エチレンジオキシチオフェン）などが挙げられる。これにより、本発明における有機半導体層の材料が、アセン系、フタロシアニン系、チオフェン系から選ばれる少なくともひとつの材料を使用することになるので、室温より高い温度で被着形成しても安定した結晶相からなる有機半導体層を形成でき、特性、信頼性がともに高い有機TFTを構成できる。

【0020】

また、本発明における有機半導体層は、その形成時に、室温より高い約40℃乃至150℃の基板温度範囲で、被着形成処理することを特徴とするものである。これにより、本発明における有機半導体層の被着形成プロセスが、約40℃乃至約150℃の範囲の温度で処理されることにより、基板として、耐熱温度が約150℃以下のポリカーボネート膜等の薄く透明あるいは不透明なプラスチック板、あるいはさらに薄い樹脂などのフィルムにも適用することができる。また、約40℃以上約150℃以下の温度で被着した有機半導体層は、材料のバルクでの安定な単結晶相とほぼ同じ結晶相として形成することができ、プラスチック板あるいは樹脂などのフィルム基板上に信頼性の高い安定した有機TFTを形成できる。

【0021】

また、具体的には、本発明における有機半導体層は、被着した後、徐冷して形成処理し、有機半導体層の結晶相を安定化することを特徴とするものである。これにより、さらに安定した良好な結晶相からなる有機半導体層を形成でき、さらに信頼性の高い安定した有機TFTを構成できる。

【0022】

また、具体的には、本発明における有機半導体層は、有機半導体層の蒸着形成後、室温より高い約50℃乃至150℃の温度範囲で熱アニールして、有機半導体層の結晶相を安定化することを特徴とするものである。これにより、さらに安定した良好な結晶相からなる有機半導体層を形成でき、さらに信頼性の高い安定した有機TFTを構成できる。

【0023】

また、本発明における有機半導体層の上に設けた電極は、室温付近で被着形成することとを特徴とする。これにより、有機半導体層の上に電極を室温付近で被着形成することができるようになり、電極被着時に有機半導体が損傷を受けることなく、より特性の安定した有機TFTを形成できる。

【0024】

また、本発明の有機TFTの基板は、プラスチック板又はフィルムの少なくともいずれかであるように構成するものである。これにより、プラスチック板やフィルムを基板としたしなやかなペーパーディスプレイあるいはシートディスプレイなどの用途を開くことができる。

【0025】

また、本発明の有機TFTを、画素のスイッチング素子として複数個配置し設けるように構成したアクティブマトリクス型のディスプレイとするものである。これにより、マトリクス型に配置した複数本の電極の各交差点に配置した有機TFTからなるスイッチング素子で情報信号を良好な特性でON/OFFすることができ、信頼性の高い安定した表示の、リライタブル可能なペーパーライク電子ディスプレイやシートディスプレイとすることができる。

【0026】

また、本発明の有機TF Tを、IC部と無線通信用のアンテナ部を有する無線周波数ICタグ(RFIDタグ)の、IC部に設けるように構成したRFIDタグとするものである。これにより、シリコンチップで構成された従来のRFIDタグより、安価なRFIDタグを構成することができる。

【0027】

なお、以上に述べた各構成は、本発明の趣旨を逸脱しない限り、互いに組み合わせることが可能である。

【発明の効果】

【0028】

以上のように、本発明の有機半導体薄膜トランジスタにより、透明なプラスチック基板などが耐えられる温度プロセスにおいて作製可能で、かつ有機半導体層の結晶相が安定な相のため、経時的に変化の少ない有機半導体層を有し、長期保存／使用での電気伝導率低下(ON特性劣化)が少ない、保存／耐環境性が向上した、信頼性において安定な特性を有する有機半導体薄膜トランジスタとすることができる。

【発明を実施するための最良の形態】

【0029】

図5は、従来法で形成した有機半導体層の結晶相の時間変化を示す概念図である。図5に概念的に示すように、X線回折分析の結果、本発明の発明者は、有機TF T特性の経時変化の原因が、有機半導体層の結晶相の経時変化に起因し、上述の室温付近の基板温度で、ゲート絶縁層7の表面上に蒸着形成された有機半導体層2の初期の結晶相が、同じペンタセン有機半導体バルク材料の単結晶で見られる相とは異なる薄膜相9であり、この薄膜相9が、使用／保存時間である経過時間と共に次第に更に異なる配向方位の結晶相との混晶10に変化していくために結晶相境界11が増加し、チャネルのキャリア移動度の低下を伴う特性の低下を引き起こしていることを見出した。

【0030】

図4の従来の有機TF Tにおいて、図5で参照できるように、従来の方法で基板温度が室温(27℃)、蒸着レート0.1nm/sで形成したペンタセン有機半導体層2において、初期に形成された結晶相がバルクでの安定な単結晶相とは異なる薄膜相9を示しているが、高温加速テスト条件60℃中で100時間経過した後、薄膜相と他の結晶相とが混在した混晶10へ経時変化することを解明した。初期と高温加速テスト経過時間後の従来のペンタセン有機半導体層2の、X線回折による結晶方位の強度比の経時変化の結果を(表1)に示す。

【0031】

【表1】

(比較例1)の有機半導体層

	初 期	高温加速テスト60℃中 100時間経過後
X線回折の (001) 強度比変化	90% ≤	≤ 55%
キャリア移動度 値の変化	0.6 cm ² /Vs	≤ 0.001 cm ² /Vs

【0032】

(表1)に示すように、従来の方法で形成したペンタセン有機半導体層2では、初期の結晶方位の強度比が経過時間とともに著しく変化し、結晶相が不安定であることを示している。また、その電気特性の変化として、(表1)に示すように、チャネルのキャリア移動度が、初期の値である約0.6 cm²/Vsから、高温加速テスト条件60℃中で10

0時間経過した後、 $0.001\text{ cm}^2/\text{Vs}$ 以下へ著しく低下することが判った。

【0033】

上述したように、従来の方法で形成したペンタセン有機半導体層2では、最初に形成された結晶相がバルクでの安定な単結晶相とは異なる準安定な薄膜相を呈示し、時間経過と共に、薄膜相と他の結晶相とが混在した混晶へと変化する、(表1)に比較して示す如く、従来の有機TFTのチャンネルのキャリア移動度と特性とが時間と共に低下し、従来の方法で形成した有機TFTが信頼性において不安定な有機TFTであることを示した。さらに、55℃の基板温度で形成した従来のペンタセン有機半導体層の結晶相は、上記薄膜相と他の結晶相の混晶となっていて相境界が多く発生するため、チャンネルのキャリア移動度が低く、さらにはその混晶が経時変化するため相境界領域がさらに増加し、チャンネルのキャリア移動度がさらに低下した。

【0034】

上記の如く、チャンネルのキャリア移動度が変化し低下する原因として、室温付近で形成された薄膜相の有機半導体層2が、環境温度によって使用/保存時間と共に次第に影響され、より安定な結晶相が生成されて混晶の層に変化したものと考えられる。

【0035】

本発明の発明者は、上記従来の方法による有機TFTの経時変化の原因を追及し、本発明の技術に至ったものである。

【0036】

以下、本発明の実施の形態について、図面を用いて説明する。

【0037】

(実施の形態1)

図1は、本発明の実施の形態1の有機TFTを示す概念図である。図4と同じ構成のものは同じ参照番号を付与している。図1において、有機TFTは、絶縁基板1により支持され、有機半導体層12の電界効果チャンネル13により、有機半導体層12の一方の面にソース電極4とドレーン電極5が形成配置され、有機半導体層12の他方の面には無機酸化物などのゲート絶縁層7によってゲート電極6が電界効果チャンネル13から分離形成され、電界効果チャンネル13に対して中央に位置付けられるように構成されている。

【0038】

ゲート、ソース、ドレーンの各電極に使用できる物質は、電気導電性で、基板や半導体と反応しないものならば使用可能である。金、白金、パラジウムなどの貴金属やリチウム、セシウム、カルシウム、マグネシウムなどのアルカリ金属やアルカリ土類金属の他に、銅、ニッケル、アルミニウム、チタン、モリブデンなどの金属、また、それらの合金も使用できる。さらに、ドーピングしたシリコンの他に、ポリピロール、ポリチオフェン、ポリアニリン、ポリフェニレンビニレンなどの有機物も使用できる。特に、ゲート電極は他の電極よりも電気抵抗が大きくても動作可能であるので、製造を容易にするためにソース、ドレーンの電極とは異なる材料を使用することも可能である。

【0039】

有機半導体層12上に上記電極を形成するTFT構成の場合には、これらの電極を、室温あるいは室温に近い温度で被着形成する室温プロセスが可能である。

【0040】

ゲート絶縁層7は、ゲート電極6の表面に被着されるバリウムジルコネートチタネート(BZT)などの無機酸化物層である。被着工程は、低温でのスパッタリング、スピニング、蒸着、レーザ・アブレーションのいずれかで、約25℃乃至250℃と、プラスチック板やフィルムなどを基板として使用できる温度範囲で行える。また、ゲート絶縁膜として、多くのポリマなどの有機絶縁膜を使うこともでき、溶液にしてスピコートや塗布、電着などの室温プロセスで形成することが可能である。また、ゲート絶縁膜として、酸化シリコンなどの無機絶縁膜を使用することもできるが、上記BZTなどの誘電率 ϵ が大きい無機絶縁材料を使うと、チャンネルのキャリア移動度を大きくすることができる。

【0041】

また、上記ゲート絶縁膜は、電気絶縁性で、基板や電極、半導体と反応しないものならば、使用可能である。基板として先に例示した柔軟なもの以外に、シリコン上に通常のシリコン酸化膜をゲート絶縁膜として用いるのも可能であるし、さらに、酸化膜形成後に樹脂などの薄層を設けてもゲート絶縁膜として機能する。また、ゲート絶縁膜として、基板や電極と異なる元素で構成される化合物をCVDや蒸着、スパッタリングなどで堆積したり、溶液で塗布、吹き付け、電解付着してもよい。また、有機TFTのゲート電圧を下げるために、誘電率の高い物質をゲート絶縁膜として用いることも知られている。具体的には、米国特許5981970号に例示されているような、強誘電性化合物や強誘電体ではないが誘電率の大きな化合物を用いてもよい。さらに、無機物に限らず、ポリフッ化ビニリデン系やポリシアン化ビニリデン系などの誘電率の大きな有機物でもよい。

【0042】

次に、図1において、TFTデバイスの有機半導体層12の材料として、ペンタセンを使用して、ゲート絶縁層7上に、真空中で、約40℃乃至150℃の基板温度範囲で、約0.1~1nm/分の低速の蒸着レートで被着形成した。また、ソース電極4およびドレーン電極5を、ゲート電極6上の中央に電界効果チャネル13におけるチャネル定義分離領域が位置するように、ゲート電極6の位置に合わせて、有機半導体層12を被着する際の温度より低い、望ましくは室温に近い温度の低温被着プロセスにより有機半導体層12の露出面に被着する。上記のように形成したTFTデバイスは、電界効果チャネルのキャリア移動度が高い初期性能を示した。

【0043】

有機半導体層を、約40℃乃至約150℃の範囲の温度で処理するプロセスは、絶縁基板1としてのガラス基板以外に、耐熱温度が200~230℃以下の基板や約150℃以下のポリカーボネート膜等の薄く透明なプラスチック板あるいは樹脂等のフィルムにも適用することができる。つまり、上記プロセスは、被着及びその後のアニールステップでも、プラスチック板あるいは樹脂等のフィルムが熱的に耐えられる温度下で行うことができるものである。

【0044】

このように、本発明の有機半導体層の結晶相自身は、250℃以下で一番安定に存在する結晶相なので、200~230℃以下の耐熱温度を有する基板（プラスチック等）や約150℃以下の耐熱温度の基板での処理が可能になり、さらに使用/保存の環境温度の変化に対しても信頼性の高いペーパーディスプレイあるいはシートディスプレイなどへの用途が開けることになる。

【0045】

図2は、本発明の実施の形態1に関わる有機半導体層の結晶相の時間変化を示す概念図である。上記図1、図2において、本発明の実施の形態1である有機TFTの構成で形成する有機半導体層12を、ゲート絶縁層7上に、室温より高い約70℃の基板温度、約0.1nm/分の低速の蒸着レートで、ペンタセンを使用して被着形成した。その結果を（表2）に示す。

【0046】

【表 2】

(実施の形態 1) の有機半導体層

	初 期	高温加速テスト 60℃中 100時間経過後
X線回折の (001) 強度比変化	$90\% \leq (001) \leq 100\%$	$90\% \leq (001) \leq 100\%$
キャリア移動度 値の変化	$0.4 \text{ cm}^2/\text{Vs}$	$0.06 \text{ cm}^2/\text{Vs}$

【0047】

(表 2) の X 線回折の結果は、被着形成した有機半導体層 12 の結晶相が、初期において、ペンタセン材料のバルクでの安定な単結晶とほぼ同じ構造の結晶相 14 で形成されていることを示した。図 2 に、ゲート絶縁層 7 の表面に初期に被着形成した有機半導体層 12 の結晶相が、ペンタセン材料のバルクでの安定な単結晶とほぼ同じ構造の結晶相 14 であることを概念的に示す。また、(表 2) の X 線回折の結果から、初期に形成した上記有機半導体層 12 の材料のバルクでの安定な単結晶とほぼ同じ構造の結晶相 14 は、X 線回折における主方位 (001) の強度比が、全体の 90% 以上 100% 以下の範囲にあることを示した。

【0048】

さらに、(表 2) の X 線回折における主方位 (001) の強度比の経時変化の結果は、有機半導体層 12 が、高温加速テスト条件 60℃ で 100 時間経過しても、図 2 に概念的に示すように、その結晶相が初期の構造とほぼ同じ構造の結晶相を維持し、信頼性において安定な結晶相 14 a であることを示した。これは、初期に被着形成した有機半導体層の結晶相が、長期に安定なバルクでの材料の単結晶とほぼ同じ結晶相であることを示すものである。

【0049】

また、(表 2) に示すように、本実施の形態 1 で形成した有機 TFT のチャネルのキャリア移動度や特性は、高温加速テスト条件 60℃、100 時間経過後においても、初期値の約 $0.4 \text{ cm}^2/\text{Vs}$ から劣化後約 $0.06 \text{ cm}^2/\text{Vs}$ に変化する程度で、本発明の有機 TFT の有機半導体層 12 を形成した有機 TFT が、長期保存/使用での電気伝導率低下 (ON 特性劣化) が少ない、信頼性において安定な特性を維持する TFT であることを示した。

【0050】

上記により、本発明の有機半導体層の結晶相が、材料のバルクでの単結晶とほぼ同じ結晶相で構成されていて、その状態が安定な相のため、経時的に変化の少ない保存/環境性が向上したものと考えられる。従って、この有機半導体層を形成した有機 TFT のチャネルのキャリア移動度や電気伝導率の経時的な低下が少ない、特性が安定した信頼性において安定な有機半導体薄膜トランジスタ (有機 TFT) とすることができる。

【0051】

また、本発明の有機半導体層の結晶相での、X 線回折における主方位 (001) の強度比が、全体の 90% 以上 100% 以下であることにより、材料のバルクでの単結晶により近い状態の安定な結晶相となり、信頼性において安定な有機 TFT とすることができる。

【0052】

また、本発明の有機 TFT での有機半導体層の結晶相は、250℃ 以下で一番安定に存在する結晶相であるので、これを有機半導体層として形成した有機半導体薄膜トランジスタは、環境温度の変化に対してもさらに安定な信頼性の高い有機 TFT とすることができる。

【0053】

図3は、本発明の実施の形態1の有機TFTの別の実施例を示す概念図である。図1と同じものは、同じ参照番号を付与する。図1の有機TFTの構成では、有機半導体層12の上に、ソース電極4とドレイン電極5を形成配置したが、図3に示す有機TFTの構成のように、ゲート絶縁層7の上に、ソース電極4とドレイン電極5を形成配置し、次に有機半導体層12をその上に被着形成して、同様に信頼性の高い安定した有機TFTを作製した。

【0054】

(比較例1)

図4の従来例である有機半導体薄膜トランジスタの構成において、TFTデバイスの有機半導体層2を、有機半導体材料としてペンタセンを使用して、ゲート絶縁層7上に、基板温度27℃、蒸着レート0.1nm/sの従来の方法で被着形成する。そして、ソース電極4およびドレイン電極5を、ゲート電極6上の中央に電界効果チャネル3におけるチャネル定義分離領域が位置するように、ゲート電極6の位置に合わせて、室温に近い温度の低温被着プロセスにより有機半導体層2の露出面に被着し、有機TFTを構成する。

【0055】

その結果、(表1)に示すように、比較例1で形成した有機半導体層の結晶相は、電界効果チャネルのキャリア移動度が、約0.6cm²/Vsという性能を示した。しかし、この従来の方法で形成した有機半導体層の結晶相は、初期において、X線回折における主方位(001)の強度比が90%以上の薄膜相からなっていることを示し、その結晶相が、高温加速テスト条件60℃で上記強度比が55%以下の、薄膜相と他の結晶相からなる混晶へ次第に変化することを示した。また、その有機半導体層を形成して構成した有機TFTのチャネルのキャリア移動度は初期値0.6cm²/Vsから高温加速テスト条件60℃、100時間経過後に0.001cm²/Vs以下へ急減した。

【0056】

(比較例2)

TFTデバイスの有機半導体層2を、有機半導体材料としてペンタセンを使用して、ゲート絶縁層7上に、基板温度50℃で約0.1nm/s程度で蒸着し被着形成した。被着形成した有機半導体層の結晶相は、(表3)に示すように、X線回折における結晶主方位(001)の強度比が、50%以下の互いに異なる結晶相の混晶からなることを示し、高温加速テスト後、そのX線回折での強度比が更に低下した。また、その有機半導体層を形成して構成した有機TFTのチャネルのキャリア移動度特性は初期で約10⁻⁶cm²/Vs程度で、高温加速テストで劣化後測定できない程度の値に低下した。

【0057】

【表3】

(比較例2)の有機半導体層

	初 期	高温加速テスト60℃中 100時間経過後
X線回折の (001) 強度比変化	≤ 50%	≤ 35%
キャリア移動度 値の変化	10 ⁻⁶ cm ² /Vs	測定限界以下

【0058】

(実施の形態2)

本発明の実施の形態2である有機TFTの説明を、上述の図1と同じ図面で説明する。図1において、本発明の実施の形態1と異なるのは、本発明の実施の形態2の有機TFT

の構成で形成する有機半導体層 12 を、室温より高い基板温度 40℃程度で 0.1 nm/分程度の低速の蒸着レートとし、銅フタロシアニン (CuPc) を被着形成したことにあ
る。その結果を (表 4) に示す。

【0059】

【表 4】

	初 期	高温加速テスト 60℃中 100時間経過後
(実施の形態 2) の 有機半導体層 X 線回折 (200) 強度比変化	90% ≤ (200) ≤ 100%	90% ≤ (200) ≤ 100%
(比較例 3) の 有機半導体層 X 線回折 (200) 強度比変化	≤ 40%	≤ 25%

【0060】

(表 4) の X 線回折の結果から、被着形成した有機半導体層 12 の結晶相が、初期において、銅フタロシアニン材料のバルクでの単結晶とほぼ同じ構造の結晶相で形成構成されていることを示す。また、(表 4) の X 線回折の結果から、初期に形成した上記有機半導体層 12 の結晶相は、X 線回折における主方位 (200) の強度比が、全体の 90% 以上 100% 以下の範囲にある結晶相であることを示した。さらに、高温加速テスト条件 60℃で 100 時間経過後、その結晶相が初期の結晶相をほぼ維持し、信頼性においてはほぼ安定な結晶相であることを示した。

【0061】

(比較例 3)

TFT デバイスの有機半導体層 2 を、有機半導体材料として銅フタロシアニンを使用し、ゲート絶縁層 7 上に、基板温度 10℃で 0.1 nm/s 程度で蒸着し被着形成した。被着形成した有機半導体層の結晶相は、(表 4) に比較して示すように、X 線回折における結晶主方位 (200) の強度比が、40% 以下の多結晶からなることを示した。また、高温テスト経過後、さらにその強度比は低下した。

【0062】

なお、上記で、本発明に関わる有機半導体層の結晶相は、X 線回折により結晶相の結晶方位の強度比の範囲を限定したが、光吸収の強度比でこれらを規定することも同様に実施可能である。

【0063】

また、上記で、本発明に適した有機半導体物質は、ペンタセンなどのアセン系材料や、銅フタロシアニンなどのフタロシアニン系材料の他に、チオフェン系材料などから選ばれる。特に、アセン系材料では移動度が高い。上記材料の被着条件は、室温より高い高温 (40℃乃至 150℃) の基板温度で、また、蒸着レートは材料によってそれぞれ異なるが、望ましくは、低速の蒸着レートで行うことにより、より優れた、材料のバルクでの単結晶とほぼ同じ構造の結晶相が形成できる。さらに、被着形成した有機半導体層を徐冷、あるいは室温より高い約 50℃乃至 150℃の温度範囲で熱アニールをすることにより処理安定化するものである。これらにより、安定した結晶相からなる有機半導体層を形成でき、信頼性の高い安定した有機 TFT を構成できる。

【0064】

なお、上記で、ゲート電極を基板上に設ける、いわゆるボトムゲート構造の有機 TFT 構成で説明したが、基板上に、ソース電極、ドレーン電極、有機半導体層、ゲート絶縁層、ゲート電極の順に設ける、いわゆるトップゲート構造の有機 TFT 構成でも、同様に実施可能である。

【0065】

なお、上記有機TFTを、画素のスイッチング素子として複数個配置し設けて、アクティブマトリクス型のディスプレイを構成することができる。これにより、マトリクス型に配置した複数本の電極の各交差点に配置した上記有機TFTからなるスイッチング素子で情報信号を良好な特性でON/OFFすることができ、信頼性の高い安定した表示の、リライタブル可能なペーパーライク電子ディスプレイやシートディスプレイとすることができる。アクティブマトリクス型のペーパーライクあるいはシート状のディスプレイとして、液晶表示方式、電気泳動表示方式、有機EL方式、エレクトロクロミック表示方式(ECD)、電解析出方式、電子粉流体方式や干渉型変調(MEMS)方式などを用いることができる。

【0066】

また、ICと無線通信用のアンテナで構成する小型装置、即ち使い捨ての無線周波数ICタグ(RFIDタグ)などのIC部の駆動回路に、上記有機半導体薄膜トランジスタを形成し適用することも可能である。これにより、シリコンチップで構成された従来のRFIDタグより、安価なRFIDタグを構成することができる。

【図面の簡単な説明】

【0067】

【図1】本発明の実施の形態1の有機薄膜トランジスタを示す概念図

【図2】本発明の実施の形態1に関わる有機半導体層の結晶相の時間変化を示す概念図

【図3】本発明の実施の形態1の有機TFTの別の実施例を示す概念図

【図4】従来例である有機半導体薄膜トランジスタの構成を示す概念図

【図5】従来例に関わる有機半導体層の結晶相の時間変化を示す概念図

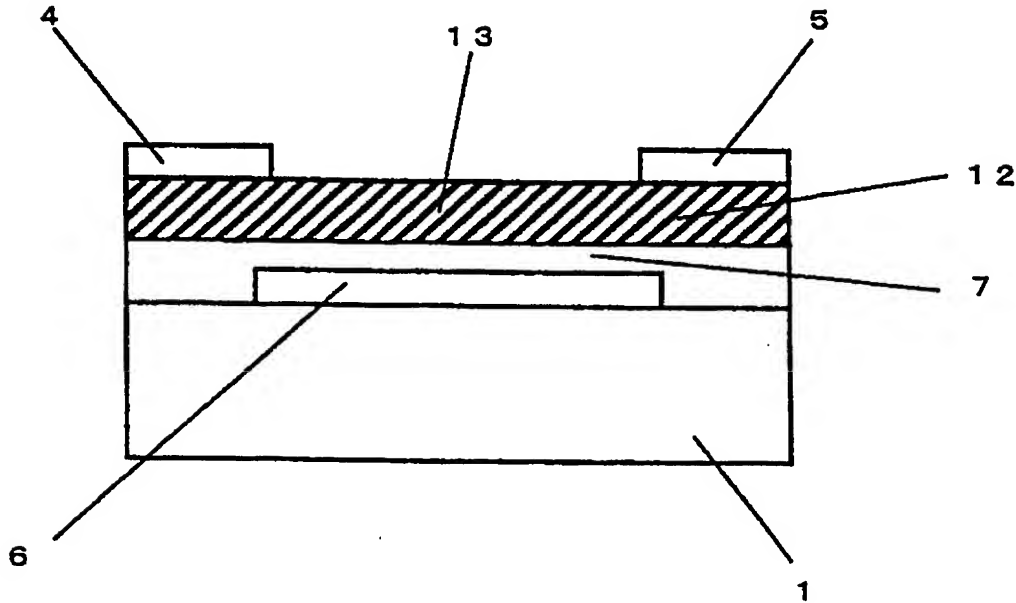
【符号の説明】

【0068】

- 1 絶縁基板
- 2 有機半導体層
- 3 電界効果チャネル
- 4 ソース電極
- 5 ドレイン電極
- 6 ゲート電極
- 7 ゲート絶縁層
- 9 薄膜層
- 10 混晶
- 11 結晶相境界
- 12 有機半導体層
- 13 電界効果チャネル
- 14 結晶相

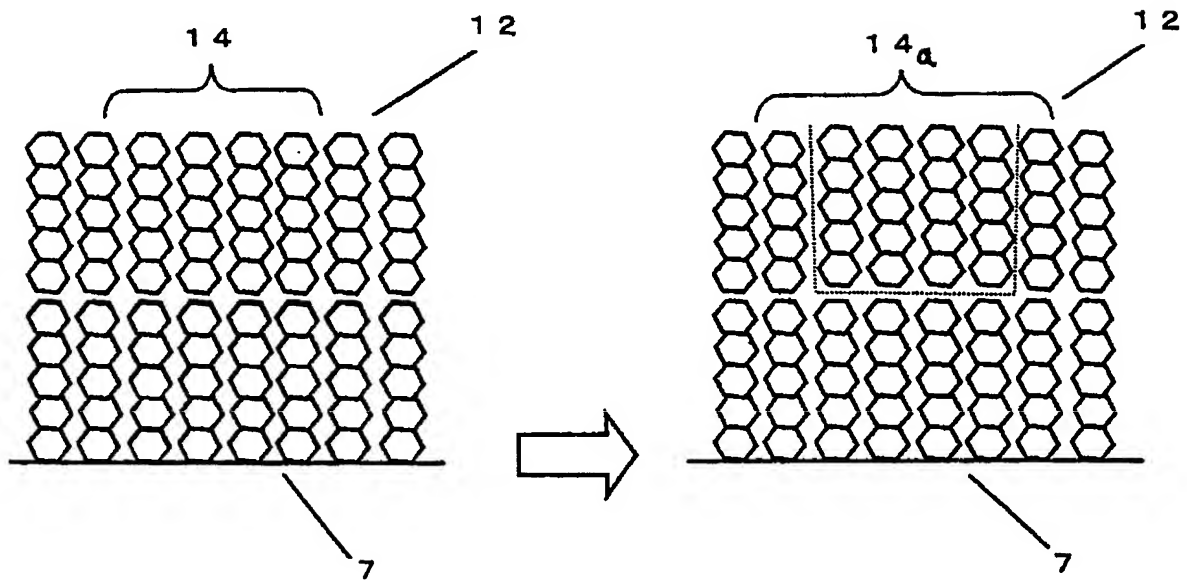
【書類名】 図面

【図 1】



【図 2】

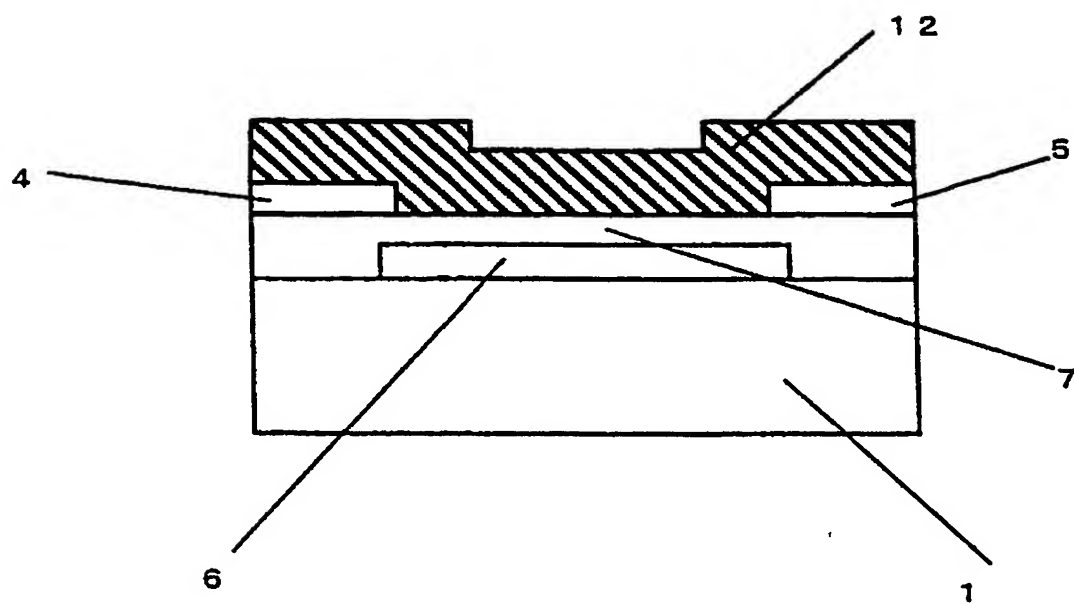
実施の形態 1 の有機半導体層結晶相の変化の概念図



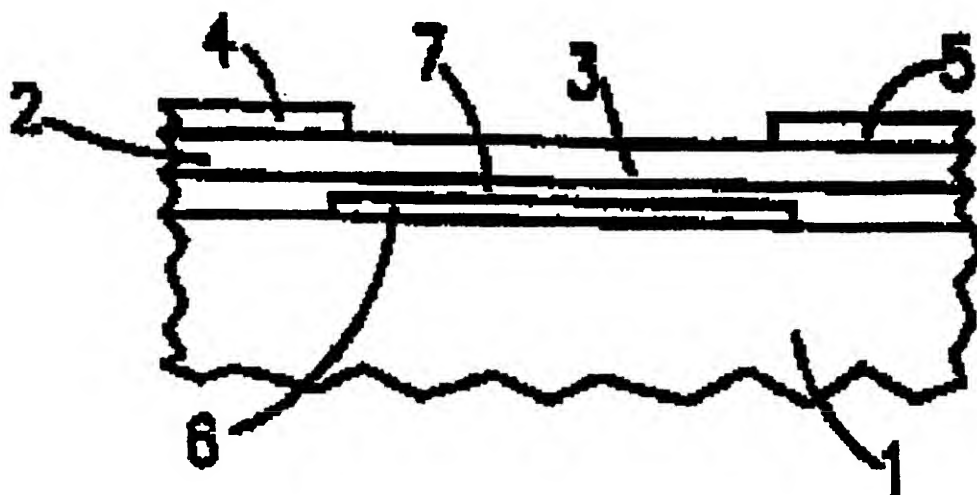
初期の結晶相

加速テスト100時間後の結晶相

【図 3】

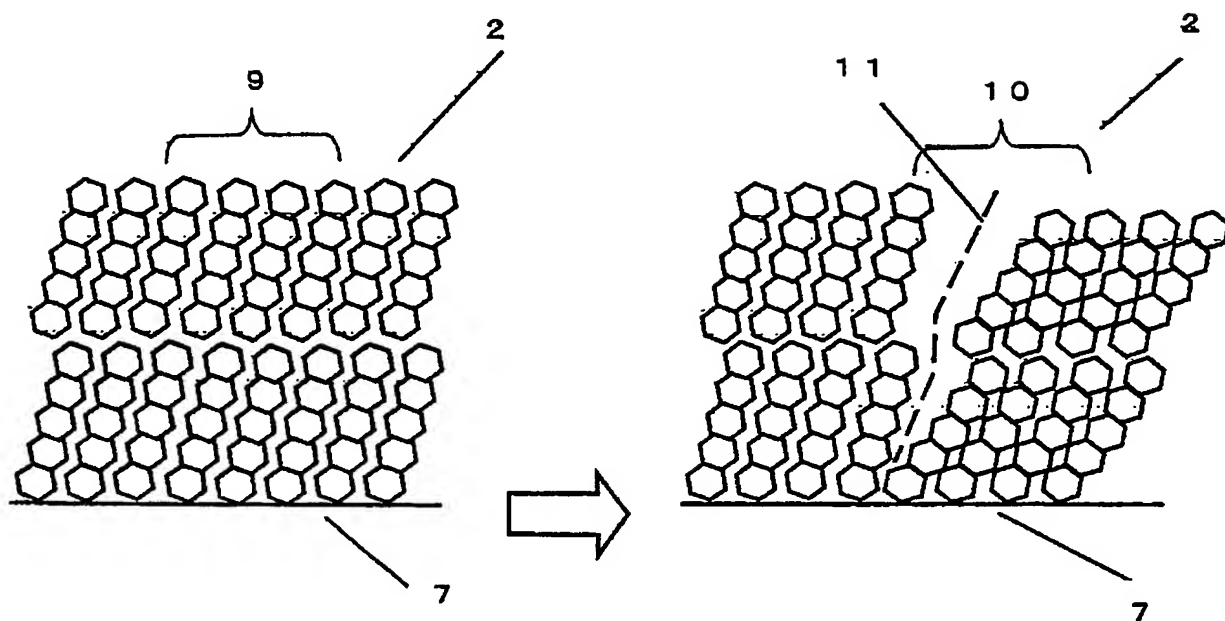


【図 4】



【図 5】

従来の有機半導体層結晶相の変化の概念図



初期の結晶相

加速テスト100時間後の結晶相

【書類名】 要約書**【要約】**

【課題】 プラスチック基板などが耐えられる温度プロセスで、かつ準安定相でなく安定な結晶相を形成した有機半導体層を有し、長期保存／使用での電気伝導率低下（ON特性劣化）が少ない、信頼性において安定な有機半導体薄膜トランジスタ（有機TFT）を提供することを目的とする。

【解決手段】 ゲート電極6が被着される絶縁基板1と、絶縁基板1上及びゲート電極6上に位置付けられるゲート絶縁層7と、ゲート絶縁層7と接触するよう位置付けられる有機半導体層12と、ゲート電極6に対して位置合わせされて有機半導体層12と接触するソース電極4とドレイン電極5と、を含む有機半導体薄膜トランジスタであって、有機半導体層12の結晶相が、前記有機半導体の材料の単結晶相とほぼ同じ結晶相からなるように構成する。

【選択図】 図1

特願 2 0 0 3 - 2 7 2 8 5 1

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 8 2 1]

1. 変更年月日

1 9 9 0 年 8 月 2 8 日

[変更理由]

新規登録

住 所

大阪府門真市大字門真 1 0 0 6 番地

氏 名

松下電器産業株式会社